

# LOGIC GATES - තාර්කික පරිපථ

පරිගණකය තුළ සියළු දත්ත සහ විධාන නියෝජනය කරනු ලබන්නේ 1 සහ 0 යනුවෙන් හදුන්වනු ලබන ඵකිනෙකට වෙනස් වූ විදුලිබල තත්වයන් දෙකක් මගින් බව අපි දැනිමු ඕනෑම පරිගණකයක ප්‍රධාන මෙහෙයුම් ඒකකය තුළ ගණිත සහ තර්කණ ඒකකය (:^Arithmetic and Logicunit) යනුවෙන් හදුන්වනු ලබන විශේෂ කොටසක් තිබේ පරිගණකය තුළ සිදුවන ගණිතමය සහ තර්කමය කාර්යයන් ඉටුකරනු ලබන්නේ මෙම විශේෂ ඒකකය මගිනි

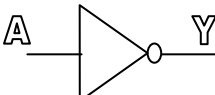
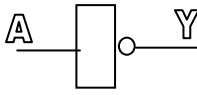
පරිගණක වලදී පමණක් නොව ගණක යන්ත්‍ර ඉලෙක්ට්‍රොනික ඔරලෝසු රූපවාහිනී යන්ත්‍ර විදුලි සංදේශ උපකරණ යනාදියේද තර්ක පරිපථ ((Logic Circuit- උපයෝගී කරගැනේ ඇතැම් විට Logic Gates යනුවෙන්ද හදුන්වනු ලබන මේවා කිපයක් අඩංගු කොට සංගෘහිත පරිපථ ((IC) තනා තිබේ මේවායින් සරලම තර්ක පරිපථ පහත දැක්වේ මේවායේ තර්කණ ක්‍රියාවලිය බුලියන් විජගණිතය මත බොහෝවිට මෙහෙයවනු ලැබේ

## 1. NOT, OR, AND, X-OR, X-NOR, NOR, NAND

මෙම තර්කණ ද්වාර (LOGIC GATE- ඇමෙරිකානු ක්‍රමයට හා බ්‍රිතාන්‍ය ක්‍රමයට රූපකටහන් මගින් ආකාර දෙකකට නිරූපනය කරනු ලැබේ එමෙන්ම මෙම තර්කණ ද්වාරවල සිදු විය හැකි ක්‍රියාවලිය සත්‍යතා වගු මගින් ඉදිරිපත් කරයි එය Truth Table ලෙස හැඳින්වේ

### 1 නැති ද්වාරය – NOT Logic Gate

යම් ද්වාරයක් හරහා (Gate) 5v ක විභවයක් පවත්වා ගන්නා අවස්ථාවේදී පිටතට නිකුත්වන අගය 0 විමත් එම ද්වාරය හරහා විභවයක් නොපවතින අවස්ථාවේදී පිටතට නිකුත්වන අගය 1 විමත් මෙම NOT Gate uගින් සිදුකරන තර්කනයයි මෙම තර්කන පරිපථය INVERTER නමින්ද හැඳින්වේ

නම	British	American	සත්‍යතා වගුව	විජිය ආකාරය						
1NOT නැති			<table border="1" style="border-collapse: collapse; text-align: center;"> <tr> <td style="padding: 5px;">A</td> <td style="padding: 5px;">Y</td> </tr> <tr> <td style="padding: 5px;">0</td> <td style="padding: 5px;">1</td> </tr> <tr> <td style="padding: 5px;">1</td> <td style="padding: 5px;">0</td> </tr> </table>	A	Y	0	1	1	0	$\bar{Y} = A$
A	Y									
0	1									
1	0									

මෙම පරිපථයට ඇතුල්කරන (Input) දත්ත A, B, C, D.... ආදියෙහිද පිටකරන දත්ත (Output) Y වශයෙන්ද හැඳින්වීම සිරිතයි මෙම NOT Gateys ඇතුල්කරන දත්ත ඇත්තේ එකක් පමණි එමෙන්ම මෙහි පරිපථයේ නම, සංකේතය, සත්‍යතාවගුව මෙන්ම ක්‍රියාව නිරූපනය වන විජිය ආකාරයන්ද මේ සදහා Boolien විජගණිත නීතිවලට අනුව ප්‍රකාශ කිරීම සිදුකරයි එබැවින් එය බුලියන් විජගණිත ප්‍රකාශයන්වේ (Boolien Algebra Expression) වේ

## 2 සහ තර්කන ද්වාරය – AND Logic Gate

නම  
ආකාරය

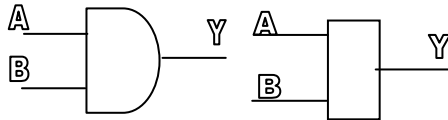
British

American

සත්‍යතා වගුව

විෂය

2 AND  
i y



A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

$Y=A.B$

සියල්ල බහ පිටවීම බහ

සහ ක්‍රියාවට අනුව නිරූපනය කරනු ලබන තර්ක පරිපථයට ඇතුළුකරන දත්ත ප්‍රමාණය අනුව

ආදාන 2ක් සහිත තර්ක පරිපථය

2 – Input AND Gate

ආදාන 3ක් සහිත තර්ක පරිපථය

3 – Input AND Gate

ආදාන 4ක් සහිත තර්ක පරිපථය

4 – Input AND Gate

හැඳින්වීම සිදුවේ

මෙහිදී තර්ක පරිපථයට ඇතුළුකරන දත්ත සංඛ්‍යාව බනම් ලැබියහැකි එකිනෙකට වෙනස් සංඥා සංඛ්‍යාව  $2^n$  බලයක් වියයුතුය

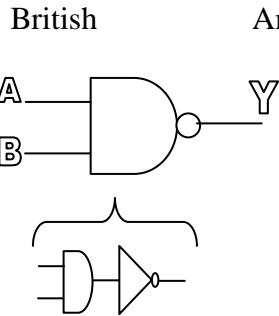
උදා:-

ආදාන 3ක් නම්  $2^3 = 8$  ක් වියයුතුය

මෙහිදී ලැබෙන අගයන් සියල්ල 1 වුවට (:5බ විභවය වුවට) ප්‍රතිපලය ලෙස 1 පිටවේ අන් සෑම අවස්ථාවකම ප්‍රතිපලය 0 වේ මෙය සංඛ්‍යා ගුණ කිරීමට සමාන බැවින්  $Y=A.B$  ලෙස දක්වා ඇත  $Y=A.B.C$  වියහැක

### 3 නැතිසහ තර්න ද්වාරය – NAND Logic Gate (NOT+AND)

ku  
ආකාරය  
3 NAND  
නැතිසහ



සත්‍යතා වගුව

A	B	C
0	0	1
0	1	1
1	0	1
1	1	0

විජිය

$$Y = \overline{A \cdot B}$$

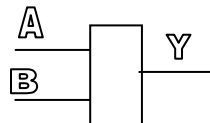
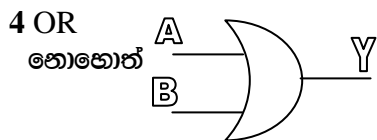
සහ 'හෘ තර්කණයෙන් පසුව නැති (:NOT)- තර්කනය යෙදුණුපසු ඇතිවන පරිපථය මෙලෙස හැඳින්වේ මෙහි ප්‍රතිපලය වන්නේ සහ ක්‍රියාවෙන් ප්‍රතිදානය වූ දත්තයන්ගේ පරස්පරයයි වනම් සියලුම ප්‍රතිදානයන් 1 වුවට (:5-V ) ප්‍රතිදානය  $\overline{\text{Output}}$ - 0 වේ අන් සෑම අවස්ථාවකම ප්‍රතිදානය 1 වේ මෙම විජිය ආකාරයෙන් දැක්වුවහොත්  $Y = \overline{A \cdot B}$  යනුවෙන් ලියනු ලැබේ

### 4 නොහොත් තර්කණ පරිපථය – OR Logic Gate

නම  
විජිය ආකාරය

British American

සත්‍යතා j . =j



A	B	C
0	0	0
0	1	1
1	0	1
1	1	1

$$Y = A + B$$

සියල්ල off පිටවීම off

මෙහිදී ආදාන දත්ත 2 හෝ වැඩිගනනක් තිබිය හැකිය මෙහිදී ඇතුළුවන සියලුම ආදාන 0 වුවට (:0V) පමණක් ප්‍රතිදානය (output) 0 වන අතර අන් සෑම අවස්ථාවකම ප්‍රතිදානය 1 ක් වේ

මෙය බුලියන් විජිය ආකාරයට දැක්වුවහොත්  $Y = A + B$  වේ

## 5 නැති නොහොත් තර්කන පරිපථය – NOR Logic Gate

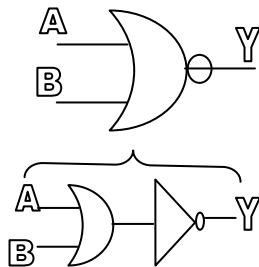
නම  
විජිය ආකාරය

British

සත්‍යතා

j.=j

5 NOR  
නැති නොහොත්



A	B	C
0	0	1
0	1	0
1	0	0
1	1	0

$$Y = \overline{A+B}$$

නැති තර්කනයන් නොහොත් තර්කනයන් (NOT+OR) සබැඳුණු විට එය NOR තර්කනය නම්වේ. මෙහිදී නිරූපනය වන ප්‍රතිදාන අගය වන්නේ OR ප්‍රතිදානයේ පරස්පරයයි. එනම් සියලුම ඇතුල්වන අගයන් 0 වුවට :0කි-පමණක් ප්‍රතිදානය 1 වේ. අන් අවස්ථාවල ප්‍රතිදානය 0 වේ. මෙය බුලියන් විජිය ආකාරයට  $Y = \overline{A+B}$  යනුවෙන් ලියා දක්වයි. ආදාන 3ක් සහිත පරිපථයකදී මෙය  $Y = \overline{A+B+C}$  දැක්විය හැකිය.

## 6 EXCLUSIVE OR LOGIC GATE

නම  
ආකාරය

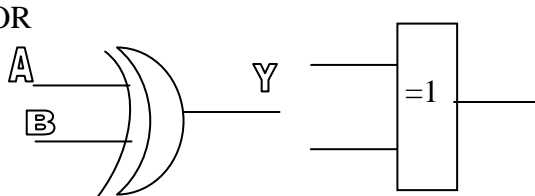
British

American

සත්‍යතා j.=j

විජිය

6 Exclusive OR  
XOR



A	B	C
0	0	0
0	1	1
1	0	1
1	1	0

$$Y = A \oplus B$$

මෙහිදී තර්කනය වන්නේ පරිපථය වෙත ලැබෙන ආදාන සියල්ලම සමාන ආකාරයේවේ. ප්‍රතිදානය 0 වන අතර අන් කවර වෙනස් ආකාරයට ආදාන සැදුණද ප්‍රතිදානය 1වේ. මෙය බුලියන්

විෂය ආකාරයට දැක්වුවහොත්  
 හෝ  $Y = A \cdot B \oplus B$  වේ

## 7 EXCLUSIVE NOR LOGIC GATE

නම  
 ආකාරය

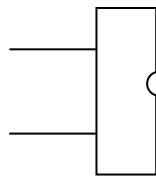
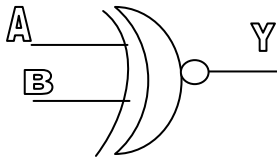
British

American

සත්‍යතා වගුව

විෂය

7 Exclusive NOR  
 XNOR



A	B	C
0	0	1
0	1	0
1	0	0
1	1	1

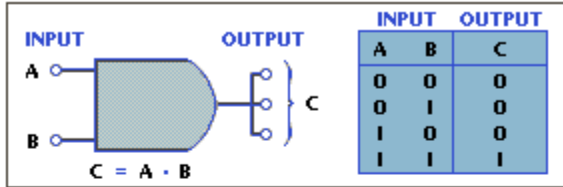
$$Y = \overline{A \cdot B + B}$$

XOR හා හඬම යන තර්කන පරිපථ 2හි සංකලනයක් ලෙස පරිපථය හඳුනාගත හැකිය මේ සඳහා ආදානය වන අවස්ථා සියල්ලම වකම වර්ගයේ නම් පමණක් 1 ප්‍රතිදානය වන අතර අන් සියලු අවස්ථා වල ප්‍රතිදානය 0 වේ මෙය  $Y = \overline{A \cdot B + B}$  ගණිතානුකූලව

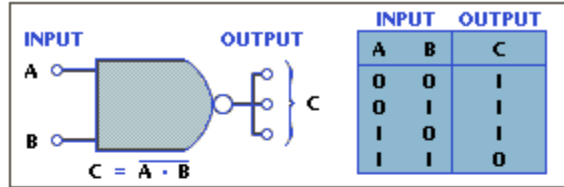
$Y = \overline{A \cdot B + B}$  ලෙස හෝ

ලෙස හඳුන්වනු ලැබේ

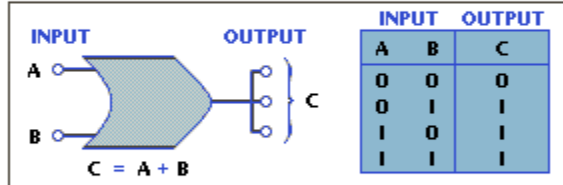
AND (A and B) GATE



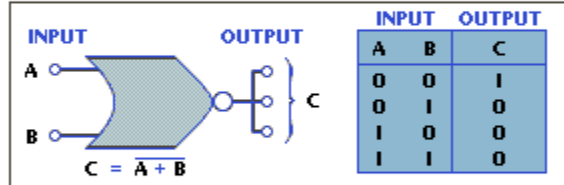
NAND (not A and B) GATE



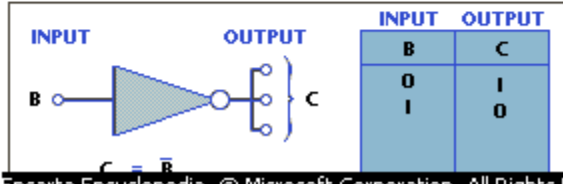
OR (A or B or both) GATE



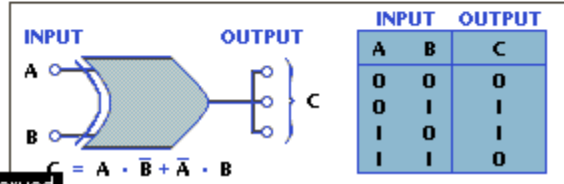
NOR (not A or B or both) GATE



NOT (not C) GATE

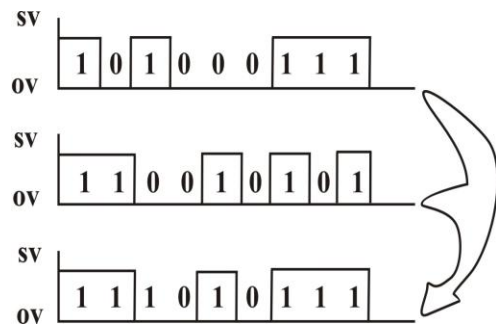


EXCLUSIVE OR (A or B but not both) GATE



Encarta Encyclopedia, © Microsoft Corporation. All Rights Reserved.

මෙතෙක් උගත් තර්කන පරිපථයකට ඇතුළුකරන ප්‍රායෝගික සංඥා 2ක් සහ ඉන්ඇතිවන ප්‍රතිපලය පහත පරිදිවේ



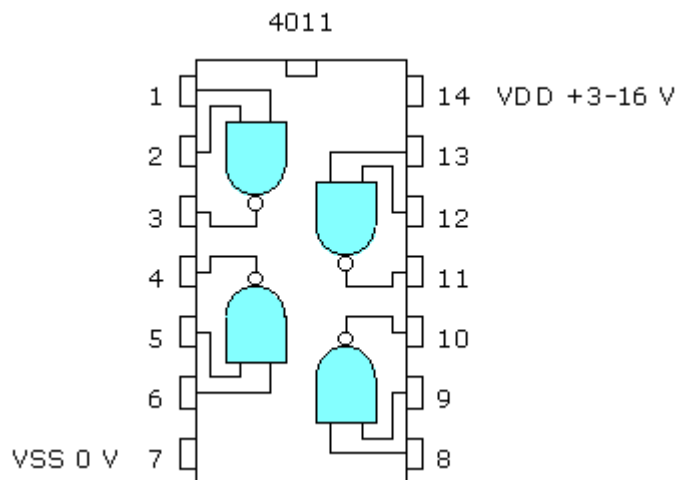
වොල්ට් 5කින් නිරූපනය කරනු ලබන අගය වන 1 පරිගණක වචන මාලාවේදී PIVSE යනුවෙන් හැඳින්වීම සිටිතයි

ඉහත තර්කන පරිපථ ප්‍රායෝගික වශයෙන් සංගෘහිත පරිපථ: ඡ කතුල අඩංගු කොට නිපදවා තිබේ මේවා ප්‍රධාන වශයෙන්

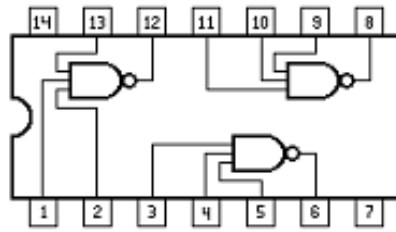
1. 74 ශ්‍රේණිය
2. 4000 ශ්‍රේණිය යටතට වැටේ ඉන් සමහරක් අංක සමග පහත දැක්වා ඇත

74 ශ්‍රේණිය				
7400	2 Input	NAND	mrsm:	41s
7402	2 Input	NOR	mrsm:	41s
7404	NOT		mrsm:	61s
7408	2 Input	AND	mrsm:	41s
7410	3 Input	NAND	mrsm:	31s
7420	4 Input	NAND	mrsm:	21s
7427	5 Input	NAR	mrsm:	31s

4000 ශ්‍රේණිය				
			mrsm:	41s
4001	2 Input	NOR	mrsm:	21s
4002	4 Input	NOR	mrsm:	61s
4009	NOT		mrsm:	
4012	4 Input	NAND	mrsm:	21s
1023	3 Input	NAND	mrsm:	31s
4025	3 Input	NOR	mrsm:	31s

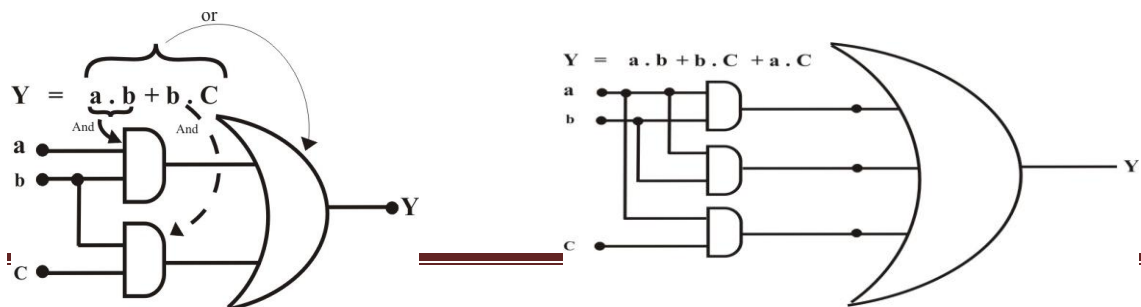


### 14-pin IC chip



A	B	C	ABC	$\overline{ABC}$
0	0	0	0	1
0	0	1	0	1
0	1	0	0	1
0	1	1	0	1
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	0	1

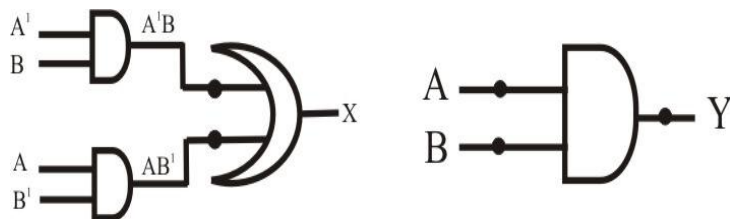
මූලික වීජීය ප්‍රකාශනයකට අදාළව ක්‍රියාත්මකවන තර්කන පරිපථ ගොඩ නැගීම



**සත්‍යතා වගුව ඇසුරින් ඔලියන් ප්‍රකාශනය ලිවීම**

Input		Output	
A	B	X	Y
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

මෙහි 0 තිරයේ 1 ලැබී ඇති ප්‍රදානයන් අසමානව වා බැවින් එය X – OR තර්කන පරිපථයක් වේ එබැවින් එහි විජිය ප්‍රකාශනය  $X = A'B + AB'$  වේ මෙහි 0 තිරයේ 1 ලැබී ඇත්තේ සියලුම ප්‍රදානයන් 1 වුවට පමණි එබැවින් එය AND තර්කන පරිපථයක් බැවින් එහි විජිය ප්‍රකාශනය  $Y = A \cdot B$  එබැවින්  $X = A'B + AB'$  yd  $Y = A \cdot B$  තර්කන පරිපථ පහත දැක්වේ



**සත්‍යතා වගුවක් ඇසුරින්**

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

1. බුලියන් ප්‍රකාශනය ගොඩනගමු

මෙම සත්‍යතා වගුවේ ග තිරයේ පටුතිදන 1 වන අවස්ථාව වන්නේ බුලියන් ප්‍රකාශනය ලියුවීම

$$Y = a'bc + ab'c' + ab'c + abc' + abc$$

2. by ; බුලියන් ප්‍රකාශනය සුලුකිරීම

$$\begin{aligned}
 Y &= a'bc + ab'c' + ab'c + abc' + abc \\
 &= a'bc + ab'(c' + c) + ab(c' + c) && \leftarrow c' + c = 1 \text{ බැවින්} \\
 &= a'bc + ab' \cdot 1 + ab \cdot 1 && \leftarrow ab \cdot 1 = ab \\
 &= a'bc + ab' + ab \\
 &= a'bc + a(b' + b) && \leftarrow b' + b = 1 \text{ බැවින්} \\
 &= a'bc + a \cdot 1 && \leftarrow a \cdot 1 = a \\
 Y &= \underline{a'bc + a}
 \end{aligned}$$

මෙම 'ඉප' සඳහා තර්කන පටිපටිය ඇඳීම

